

501170184p00

日 本 国 特 許 庁
JAPAN PATENT OFFICE

Case U.S. Pat.
17660/60
09/899717
10/20/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日
Date of Application:

2000年 7月 6日

出 願 番 号
Application Number:

特願2000-205106

出 願 人
Applicant(s):

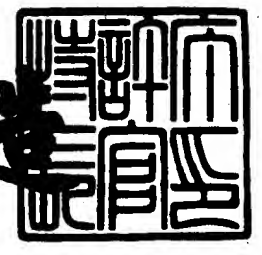
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 5月18日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 0000180202

【提出日】 平成12年 7月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 7/40

【発明者】

 【住所又は居所】 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 ソニー・
エルエスアイ・デザイン株式会社内

 【氏名】 鈴木 大介

【発明者】

 【住所又は居所】 神奈川県横浜市保土ヶ谷区神戸町 1 3 4 番地 ソニー・
エルエスアイ・デザイン株式会社内

 【氏名】 小柳 大輔

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

 【代表者】 出井 伸之

【代理人】

 【識別番号】 100094053

 【弁理士】

 【氏名又は名称】 佐藤 隆久

【手数料の表示】

 【予納台帳番号】 014890

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9707389

特 2 0 0 0 - 2 0 5 1 0 6

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ復号化装置とその方法

【特許請求の範囲】

【請求項 1】

符号化データおよび付加データが一連のデータとして構成された符号化データストリームより、前記付加データを検出する付加データ検出手段と、

前記符号化データストリームより、前記付加データを削除する付加データ削除手段と、

前記検出結果に基づいて、前記検出された付加データの種類および位置を示す付加データフラグを生成する付加データフラグ生成手段と、

前記付加データの削除された符号化データストリームに対して、前記生成された付加データフラグに基づいて所定の処理を行い、復号化処理を行なう復号化手段と

を有するデータ復号化装置。

【請求項 2】

前記付加データフラグ生成手段は、前記検出した付加データより、前記復号化手段における復号化処理において必要な付加データを選択し、当該選択された付加データに対してのみ前記付加データフラグを生成する

請求項 1 に記載の復号化装置。

【請求項 3】

前記符号化データは、所定の基準データとの差分値を利用した符号化データであり、

前記付加データは、前記基準データをリセットする制御データであり、

前記復号化手段は、前記符号化データストリームに対して、前記付加データフラグにより付加された所定の箇所で基準データをリセットし、前記差分値を利用した符号化データを復号化する

請求項 2 に記載の復号化装置。

【請求項 4】

前記符号化データストリームは、所望の静止画像を、所定の単位領域ごとに離

散コサイン変換し、量子化し、可変長符号化し、所定の付加データが挿入され、所定ビット幅の固定長データの列に変換されたデータストリームであり、

前記復号化手段は、前記データストリームより前記可変長符号化された符号化データを抽出し、当該符号化データを可変長復号化し、離散コサイン変換され量子化されたデータの列を復元する

請求項 3 に記載の復号化装置。

【請求項 5】

符号化データおよび付加データが一連のデータとして構成された符号化データストリームより、前記付加データを検出し、

前記符号化データストリームより、前記付加データを削除し、

前記検出結果に基づいて、前記検出された付加データの種類および位置を示す付加データフラグを生成し、

前記付加データの削除された符号化データストリームに対して、前記生成された付加データフラグに基づいて所定の処理を行い、復号化処理を行なう

データ復号化方法。

【請求項 6】

前記付加データフラグの生成は、前記検出した付加データより、前記復号化処理において必要な付加データを選択し、当該選択された付加データに対してのみ前記付加データフラグを生成する

請求項 5 に記載の復号化方法。

【請求項 7】

前記符号化データは、所定の基準データとの差分値を利用した符号化データであり、

前記付加データは、前記基準データをリセットする制御データであり、

前記復号化処理は、前記符号化データストリームに対して、前記付加データフラグにより付加された所定の箇所で基準データをリセットし、前記差分値を利用した符号化データを復号化する

請求項 6 に記載の復号化方法。

【請求項 8】

前記符号化データストリームは、所望の静止画像を、所定の単位領域ごとに離散コサイン変換し、量子化し、可変長符号化し、所定の付加データが挿入され、所定ビット幅の固定長データの列に変換されたデータストリームであり、

前記復号化処理は、前記データストリームより前記可変長符号化された符号化データを抽出し、当該符号化データを可変長復号化し、離散コサイン変換され量子化されたデータの列を復元する

請求項 7 に記載の復号化方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、たとえば J P E G (Joint Photographic Experts Groupによるカラー静止画像符号化方式) により圧縮符号化された静止画像データなどの、データストリーム中に制御コード、マーカーが配置されているような圧縮符号化データを、簡単な構造の回路および簡単な処理により高速に復号化することのできるデータ復号化装置およびデータ復号化方法に関する。

【 0 0 0 2 】

【従来の技術】

画像データやオーディオデータなどの符号化には、種々の方式があるが、その代表的な例であり、静止画像を符号化する際に広く使用されている方式として、J P E G がある。

J P E G で採用されている D C T 方式では、最初に画像を 8 × 8 画素のブロックの集合である M C U (Minimum Coded Unit) と呼ばれる単位に分割する。D C T はそのブロック単位で行なわれ、各々 6 4 個の D C T 係数が生成される。

【 0 0 0 3 】

この時、情報量削減のため、D C T 係数の D C 成分はブロック間の相関関係を利用し、1 つ前のブロックとの差分値により表現される。そのため J P E G 圧縮符号化データを転送する際、何らかの原因によりデータ中にエラーが発生すると、以降に続くブロックに大きな影響を及ぼしてしまう。

これを防止するため、J P E G 画像データには保持している D C 成分値をクリ

アするためのマーカーを、数MCUごとにビットストリームの中に挿入することができる。これをリスタートマーカー（RSTm）と言う。

【0004】

JPEGにおいては、この他にも様々なマーカーが定義されており、FFh（hは16進数表示であることを示す。）で始まる2バイトのコードで表現される。

たとえば、RSTmの場合、FFD0h～FFD7hというコードが割り当てられているほか、1つの画像の始まりを示すSOI（Start Of Image）というマーカーにはFFD8、画像の終わりを示すEOI（End Of Image）というマーカーにはFFD9hというコードが割り当てられている。

【0005】

【発明が解決しようとする課題】

ところで、符号化データ中にFFhというデータが生成された場合、単純にこれを1バイト単位でビットストリーム中に配置すると、マーカーコードかデータかを判別することができないことになる。そこで、データの場合にはFFhの次に00hというビットを付加することで、マーカーコードと判別するようになっている。

その結果、このような構成の符号化データを復号化する復号化装置においては、マーカーコードとデータとを判別し、マーカーコードをデータストリームより削除してデータの列のみを再構成し、実際の復号化処理を行なう必要がある。

そしてこのような処理は、復号化処理の簡単化、復号化装置の回路構成の簡略化および復号化処理時間の短縮などを妨げる要因となっていた。

【0006】

したがって本発明の目的は、マーカーコードの検出および削除を簡単な回路で高速に行なうことにより、回路構成が簡単で処理速度の高速なデータ復号化装置を提供することにある。

また本発明の他の目的は、マーカーコードの検出および削除を簡単な回路で高速に行なうことにより、回路構成が簡単で処理速度の高速なデータ復号化方法を提供することにある。

【 0 0 0 7 】

【課題を解決するための手段】

前記課題を解決するために、本発明に係わるデータ復号化装置は、符号化データおよび付加データが一連のデータとして構成された符号化データストリームより、前記付加データを検出する付加データ検出手段と、前記符号化データストリームより、前記付加データを削除する付加データ削除手段と、前記検出結果に基づいて、前記検出された付加データの種類および位置を示す付加データフラグを生成する付加データフラグ生成手段と、前記付加データの削除された符号化データストリームに対して、前記生成された付加データフラグに基づいて所定の処理を行い、復号化処理を行なう復号化手段とを有する。

【 0 0 0 8 】

好適には、前記付加データフラグ生成手段は、前記検出した付加データより、前記復号化手段における復号化処理において必要な付加データを選択し、当該選択された付加データに対してのみ前記付加データフラグを生成する。

また好適には、前記符号化データは、所定の基準データとの差分値を利用した符号化データであり、前記付加データは、前記基準データをリセットする制御データであり、前記復号化手段は、前記符号化データストリームに対して、前記付加データフラグにより付加された所定の箇所で基準データをリセットし、前記差分値を利用した符号化データを復号化する。

【 0 0 0 9 】

特定的には、前記符号化データストリームは、所望の静止画像を、所定の単位領域ごとに離散コサイン変換し、量子化し、可変長符号化し、所定の付加データが挿入され、所定ビット幅の固定長データの列に変換されたデータストリームであり、前記復号化手段は、前記データストリームより前記可変長符号化された符号化データを抽出し、当該符号化データを可変長復号化し、離散コサイン変換され量子化されたデータの列を復元する。

【 0 0 1 0 】

また、本発明に係わる復号化方法は、符号化データおよび付加データが一連のデータとして構成された符号化データストリームより、前記付加データを検出し

、前記符号化データストリームより、前記付加データを削除し、前記検出結果に基づいて、前記検出された付加データの種別および位置を示す付加データフラグを生成し、前記付加データの削除された符号化データストリームに対して、前記生成された付加データフラグに基づいて所定の処理を行い、復号化処理を行なう。

【 0 0 1 1 】

【発明の実施の形態】

第 1 の実施の形態

本発明の第 1 の実施の形態の J P E G 復号化装置について、図 1 ～図 4 を参照して説明する。

【 0 0 1 2 】

まず、その J P E G 復号化装置の全体の構成について説明する。

図 1 は、本実施の形態の J P E G 復号化装置 1 1 の構成を示すブロック図である。

J P E G 復号化装置 1 1 は、バッファ R A M 2 0 0、ハフマン復号化器 3 0 0、逆量子化器 4 0 0 および逆 D C T 器 5 0 0 を有する。

【 0 0 1 3 】

バッファ R A M 2 0 0 は、入力される J P E G 圧縮符号化データを一時的に蓄積し、要求に応じて順次ハフマン復号化器 3 0 0 に出力する。

ハフマン復号化器 3 0 0 は、バッファ R A M 2 0 0 に記憶されている圧縮符号化データである、ハフマン符号化されたビットストリームを順次読み出し、復号化処理を行い、逆量子化器 4 0 0 に出力する。

逆量子化器 4 0 0 は、ハフマン復号化器 3 0 0 より入力される符号化データを逆量子化し、D C T 係数の列を生成して逆 D C T 器 5 0 0 に出力する。

逆 D C T 器 5 0 0 は、逆量子化器 4 0 0 より入力される D C T 係数に対して逆 D C T を行い、画素データを生成して、復号化結果の画像データとして出力する。

【 0 0 1 4 】

次に、本発明に係わるハフマン復号化器 3 0 0 の構成および動作について詳細

に説明する。

まず、ハフマン復号化器 3 0 0 の構成について図 2 および図 3 を参照して説明する。

図 2 は、ハフマン復号化器 3 0 0 の構成を示すブロック図である。

ハフマン復号化器 3 0 0 は、データロード部 3 0 2、前データ記憶部 3 0 6、マージ部 3 0 8、左シフト部 3 1 0、マーカー検出部 3 1 2、フィルビット長算出部 3 1 4、比較部 3 1 6、ハフマン符号検出部 3 1 8、カテゴリ検出部（S S S S 検出部）3 2 0、加算器 3 2 2、D C T 係数・D C 差分値算出部 3 2 4、前 D C 成分値記憶部 3 2 6、加算器 3 2 8 および出力／出力停止切換部 3 3 0 を有する。

【 0 0 1 5 】

データロード部 3 0 2 は、バッファ R A M 2 0 0 より 3 2 ビットずつのデータを順次読み込み、前データ記憶部 3 0 6 およびマージ部 3 0 8 に出力する。データロード部 3 0 2 は、加算器 3 2 2 より入力されるデータシフト値がローディングするデータのビット幅以上となった場合、すなわち、3 2 以上となった場合に、バッファ R A M 2 0 0 より次のデータを読み込む。

前データ記憶部 3 0 6 は、データロード部 3 0 2 において読み込まれたデータを一時的に記憶し、マージ部 3 0 8 に出力する。

【 0 0 1 6 】

マージ部 3 0 8 は、データロード部 3 0 2 において読み込まれたデータと、前データ記憶部 3 0 6 に記憶されている前回バッファ R A M 2 0 0 より読み込んだデータとをマージし、6 4 ビットのデータを生成して左シフト部 3 1 0 およびマーカー検出部 3 1 2 に出力する。

可変長データを固定長で読み込むと、1 つのデータが 2 つの固定長データ間にまたがって配置される場合がある。そのため、このようなマージを行なって 2 つのデータを合成しておき、処理対象のデータが途中で寸断された状態になるのを防ぐ。

なお、この時マージ部 3 0 8 は、前データ記憶部 3 0 6 に記憶されている前回読み込んだデータが M S B 側になり、データロード部 3 0 2 より入力される今回

読み込んだデータがLSB側になるようにデータを合成する。

【0017】

左シフト部310は、マージ部308においてマージされた64ビットのデータを加算器322より入力されるデータシフト値だけMSB側にシフトし、シフトしたデータの上位16ビットをハフマン符号検出部318およびSSSS検出部320に出力する。

マーカー検出部312は、マージ部308においてマージされた64ビットのデータの上位32ビットの中に、リスタートマーカーが存在するか否かを検出し、検出結果および存在位置の情報をフィルビット長算出部314および比較部316に出力する。

【0018】

フィルビット長算出部314は、マーカー検出部312より入力されるリスタートマーカーの存在位置および加算器322で算出されたデータシフト値に基づいて、フィルビット長を算出し、比較部316に出力する。

フィルビットは、図3に示すように、1MCUのデータの末尾と、リスタートマーカーとの間を埋めるためのデータであり、処理したデータが1MCUの末尾のデータか否かは、外部より別途入力される信号により検出できる。したがってフィルビット長算出部314は、1MCUの末尾のデータを処理した時に、マーカー検出部312より入力されるリスタートマーカーの存在位置から、加算器322から出力されるデータシフト値を減じることにより、フィルビット長を求めることができる。

【0019】

比較部316は、加算器322より入力されるデータシフト値とフィルビット長算出部314より入力されるフィルビット長を加算した値と、マーカー検出部312より入力されるリスタートマーカーの存在位置とを比較し、これらが等しい場合に、フィルビットのビット長とリスタートマーカーのビット長（16ビット固定）とを加えた値を加算器322に出力する。

この状態は、マージ部308においてマージされたデータが、図3に示すような構成となっている場合である。したがって、データシフト値を算出する加算器

3 2 2 に、フィルビットのビット長とリスタートマーカのビット長（1 6 ビット固定）とを加えることにより、これらフィルビットおよびリスタートマーカを無視して、次のデータを処理対象とすることができる。

【 0 0 2 0 】

また比較部 3 1 6 は、この状態を検出した時に、すなわちリスタートマーカが検出された場合に、前 D C 成分値記憶部 3 2 6 に対してクリア信号を出力し、D C 成分をクリアする。

【 0 0 2 1 】

さらに比較部 3 1 6 は、この状態を検出した時に、出力イネーブル信号を生成して出力／出力停止切換部 3 3 0 に印加する。比較部 3 1 6 は、順次データがシフトされて参照されて処理されている時は出力を有効にするが、前述したような状態は、リスタートマーカが処理対象となっている、すなわち、リスタートマーカを削除するサイクルであってデータとしては使用できないデータが処理対象となっている。そのため、次のサイクルにおいては出力データが無効になるように出力／出力停止切換部 3 3 0 の出力を制御する。

【 0 0 2 2 】

ハフマン符号検出部 3 1 8 は、D C 成分については、左シフト部 3 1 0 より入力される復号化対象のデータから対応するハフマン符号を検出して復号化し、S S S 検出部 3 2 0 および D C T 係数・D C 差分値算出部 3 2 4 に出力する。

また、A C 成分については、左シフト部 3 1 0 より入力される復号化対象のデータから対応するハフマン符号を検出して復号化し、符号化要素シンボル R S を得て、S S S S 検出部 3 2 0 および D C T 係数・D C 差分値算出部 3 2 4 に出力する。

なお、いずれの場合も、読み出したハフマン符号のビット長のデータを加算器 3 2 2 に出力する。

【 0 0 2 3 】

S S S S 検出部 3 2 0 は、D C 成分については、ハフマン符号検出部 3 1 8 において検出されたハフマン符号に基づいて、符号化要素のカテゴリ S S S S を検出し、左シフト部 3 1 0 より入力される復号対象のデータより S S S S ビット分

の付加データを読み込み、DC差分値としてDCT係数・DC差分値算出部324に出力する。

また、AC成分については、ハフマン符号検出部318において検出された符号化要素シンボルRSより、AC成分カテゴリSSSSおよび零ランレングスRRRRを求める。そして、カテゴリSSSSが0でなければ付加データを読み出し、カテゴリSSSSおよび零ランレングスRRRRとともにDCT係数・DC差分値算出部324に出力する。

なお、いずれの場合も、読み出した付加ビットのビット長のデータを加算器322に出力する。

【0024】

加算器322は、ハフマン符号検出部318およびSSSS検出部320より入力される各々処理されたデータのビット長のデータ、および、リスタートマーカが存在した場合に比較部316より入力される無視するデータ箇所のビット長のデータを全て加算し、次の処理対象のデータをアクセスするためのデータシフト値を算出し、データロード部302、左シフト部310、フィルビット長算出部314および比較部316に出力する。

【0025】

DCT係数・DC差分値算出部324は、ハフマン符号検出部318およびSSSS検出部320より入力される前述した各情報よりDC差分値およびDCT係数を算出し、加算器328に出力する。

DCT係数・DC差分値算出部324は、DC成分については、SSSS検出部320より入力されるDC差分値をそのまま加算器328に出力する。なお、入力される差分値の先頭ビットが負の場合には、その差分値+1を求めた後にカテゴリSSSS+1ビット目のLSB以上に1を詰めて負数に変換する。

AC成分については、カテゴリSSSSが0で零ランレングスRRRRが15であれば、実質的に16個分のAC成分を0とし、カテゴリSSSSが0で零ランレングスRRRRも0であれば、実質的に残りの全てのAC成分を0とする。また、カテゴリSSSSが0でなく付加データが読み出された場合には、前述したDC成分と同様に負数か否かのチェックのみ行い、その値を出力する。

【 0 0 2 6 】

前DC成分値記憶部326は、直前のMCUのDC成分の値を記憶し、加算器328に出力する。

加算器328は、処理対象がDC成分である場合に、DCT係数・DC差分値算出部324より入力されるDC差分値と、前DC成分値記憶部326より入力される直前のMCUのDC成分の値を加算し、DC成分を求め、出力／出力停止切換部330に出力する。処理対象がAC成分である場合には、そのまま出力／出力停止切換部330に出力する。

出力／出力停止切換部330は、比較部316より入力される出力イネーブル信号に従って、加算器328より入力される復号化データを順次逆量子化器400に出力する。

【 0 0 2 7 】

次に、このような構成のJPEG復号化装置11の動作について、ハフマン復号化器300の動作を中心として、図4を参照して説明する。

たとえば記憶媒体などから読み出されたJPEG方式により圧縮符号化されたデータがJPEG復号化装置11に入力されると、まず、順次バッファRAM200に記憶される。

バッファRAM200に記憶されたデータは、ハフマン復号化器300のデータロード部302により読み込まれ、前回読み込まれ前データ記憶部306に記憶されているデータとマージ部308においてマージされる。

たとえば、図4（A）に示すようなクロックに従ってハフマン復号化器300が動作している場合、サイクル2において図4（B）に示すように4607FFD0hという32ビットのデータが読み込まれたとすると、これは前に読み込まれていた451F81EC hというデータとマージされて、図4（C）に示すように、451F81EC4607FFD0hという64ビットのデータとされる。

【 0 0 2 8 】

この時、図4（D）に示すように既にデータシフト値が12となっていたとすると、左シフト部310は、この64ビットのデータを12ビットMSB側にシ

フトさせ、図 4 (E) に示すような、そのシフト結果のデータの上位 16 ビットのデータを抽出し、ハフマン符号検出部 3 1 8 および S S S S 検出部 3 2 0 に出力する。

そして、ハフマン符号検出部 3 1 8 においてハフマン符号が検出され、これに基づいて S S S S 検出部 3 2 0 においてカテゴリ S S S S が検出されて S S S S ビットのデータが読み出され、これら読み出されたデータに基づいて D C T 係数・D C 差分値算出部 3 2 4 で D C T 係数および D C 差分値が算出され、加算器 3 2 8 で D C 差分値が前 D C 成分値記憶部 3 2 6 に記憶されている前の M C U の D C 差分値に加えられて D C 成分が算出され、図 4 (M) に示すようなデータが、順次、出力／出力停止切換部 3 3 0 を介して逆量子化器 4 0 0 に出力される。

【 0 0 2 9 】

この時、ハフマン符号検出部 3 1 8 において検出されたハフマン符号の符号長が、図 4 (F) に示すように 8 ビット、カテゴリ S S S S が図 4 (G) に示すように 7 だとすると、1 つの符号の符号長は図 4 (H) に示すように 15 ビットとなる。これらの各処理データのビット長が、加算器 3 2 2 においてこれまでのシフト値 1 2 に加えられて、新たなデータシフト値 2 7 という値が得られる。

これに基づいて、次のサイクル 3 においては、マージ部 3 0 8 に記憶されているデータを左シフト部 3 1 0 において 2 7 ビットシフトしたデータの上位 16 ビットのデータ 6 2 3 0 h に対して、同様の処理が行なわれる。

【 0 0 3 0 】

そして、サイクル 4 で 3 1 ビットシフトさせたデータに対して、ハフマン符号 2 ビット、付加データ 1 ビットの 3 ビットのデータを処理することにより、次のシフト量は 3 4 ビットとなり、バッファ R A M 2 0 0 から読み込むデータのデータ長 3 2 ビットを越える。そこでデータロード部 3 0 2 は、これまで読み込んでいたデータを前データ記憶部 3 0 6 に記憶し、次のデータを読み込む。その結果、サイクル 5 より F D A 5 E F 6 8 h というデータが読み込まれ、マージ部 3 0 8 においてマージされることにより、4 6 0 7 F F D 0 F D A 5 E F 6 8 h という 6 4 ビットのデータが生成される。

またこの時に、データシフト値の値も 3 2 減じられ、2 ($= 3 4 - 3 2$) とさ

れる。

【 0 0 3 1 】

新たなデータが読み込まれて構成された処理対象のデータに対しても、サイクル 5 ～ サイクル 7 において、順次前述したような処理が行なわれ、ハフマン復号化処理が行なわれる。

なお、この新たにマージされたデータの上位 3 2 ビットには、FFD0h というリスタートマーカが含まれる。そこで、マーカ検出部 3 1 2 がこれを検出し、図 4 (I) に示すように、MSB 側から 1 6 ビット目にリスタートマーカが存在する旨の情報を出力する。

【 0 0 3 2 】

そして、サイクル 8 において、図 4 (K) に示すように 1 MCU の最終データであることを示す信号がフィルビット長算出部 3 1 4 に入力されたら、フィルビット長算出部 3 1 4 は、リスタートマーカの位置 (1 6) から、その時のデータシフト値 (1 3) (= データシフト値 (1 0) + 符号長 (3)) を減じて、図 4 (J) に示すように、フィルビットのビット長 3 を算出し、比較部 3 1 6 に出力する。

【 0 0 3 3 】

比較部 3 1 6 は、データシフト値 (1 3) とフィルビットのビット長 (3) を足した結果がリスタートマーカの位置 (1 6) と等しいことから、ここが DC 成分のオフセット箇所であることを検出し、前 DC 成分値記憶部 3 2 6 に対してクリア信号を出力する。また、リスタートマーカを除去するためのサイクルとして、図 4 (L) に示すように、出力 / 出力停止切換部 3 3 0 に対するデータ出力イネーブルの信号を、1 サイクル分ディセーブル (disable) にする。その結果、ハフマン復号化器 3 0 0 からの出力は、図 4 (M) に示すように、1 サイクル分停止される。

そして、比較部 3 1 6 が、加算器 3 2 2 に対してフィルビット長 (3) とリスタートマーカのデータ長 (1 6) を加えた 1 9 を出力することにより、リスタートマーカが削除される。

【 0 0 3 4 】

加算器 3 2 2 においては、元のデータシフト値 (1 0) に、ハフマン符号検出部 3 1 8 からのハフマン符号長 (2)、S S S S 検出部 3 2 0 からの付加データビット長 (1) および比較部 3 1 6 からの削除データ分のビット長 (1 6) が加算されることにより、データシフト長 3 2 を算出する。

これにより、データロード部 3 0 2 において再度新たなデータが読み込まれ、データシフト長は 3 2 が減じられて 0 にセットされる。これにより、リスタートマーカ―後は、バイトの境界から次のデータの処理が行なわれる。

【 0 0 3 5 】

このように、第 1 の実施の形態の J P E G 復号化装置 1 1 によれば、リスタートマーカ―の検出および除去を適切に行なうことができる。

【 0 0 3 6 】

第 2 の実施の形態

本発明の第 2 の実施の形態の J P E G 復号化装置について、図 5 ～ 図 1 0 を参照して説明する。

前述した第 1 の実施の形態の J P E G 復号化装置 1 1 においては、リスタートマーカ―を削除している時に D C T 係数のデータ出力を止める必要があり、その時間分処理時間が遅くなるという問題がある。また、回路構成、処理アルゴリズムが比較的複雑だという問題もある。

そのような問題に対処し、より簡単な処理および回路構成により同様の復号化処理を行なう装置について、第 2 の実施の形態として説明する。

【 0 0 3 7 】

まず、第 2 の実施の形態の J P E G 復号化装置の全体の構成について説明する。

図 5 は、その J P E G 復号化装置 1 2 の構成を示すブロック図である。

J P E G 復号化装置 1 2 は、マーカ―除去器 1 0 0、バッファ R A M 2 0 0、ハフマン復号化器 3 5 0、逆量子化器 4 0 0 および逆 D C T 器 5 0 0 を有する。

【 0 0 3 8 】

マーカ―除去器 1 0 0 は、入力される J P E G 圧縮符号化データより、マーカ―およびデータ F F h 後の付加データ 0 0 を削除し、純粋なハフマン符号の列を

生成し、バッファRAM 200に出力する。この時、マーカについては、その種類および位置を示すマーカフラグを生成し、各データに付加してともにバッファRAM 200に出力する。

【0039】

このマーカフラグについて図6および図7を参照して説明する。

JPEG復号化装置12に入力されるデータは、32ビット固定長データであり、マーカはこの32ビット（4バイト）のバイトの境界を基準にして2バイトを専有して配置される。したがって、マーカを削除した後のデータストリームに対しても、マーカが存在していた場所は、バイトの境界により示すことができる。

すなわち、図6に示すように、マーカを削除した後の4バイトのデータストリームに対して、マーカが存在する可能性のある箇所は、①～④の4箇所で規定することができる。なお、最上位側（左側）の左側は、前のデータの最下位側（右側）の右側の位置（④）により規定するものとする。

【0040】

そこで、データとしてはこのようなマーカを削除したデータを生成し、その各データに対して、図7のように規定される4ビットのマーカフラグを付加する。

なおここでは、JPEGストリーム中に存在するマーカであるリスタートマーカおよびEOIを検出するものとする。

その4ビットのマーカフラグは、図7に示すように、上位2ビットをマーカの種類の指定に、下位2ビットをその配置位置の指定に用いる。

すなわち、最上位（1ビット目）8は存在するマーカがEOIであることを示し、2ビット目は存在するマーカがリスタートマーカであることを示す。そして、3ビット目および4ビット目の00b～11b（bは二進数表記であることを示す。）審が、図6に示した①～④の各位置に対応する。

【0041】

具体的には、たとえばマーカフラグの上位2ビットが00bの場合には、その32ビットのデータには、EOIもリスタートマーカも存在しないことを示

す。

また、マーカフラグが 0 1 0 0 b ~ 0 1 1 1 b の場合には、リスタートマーカが、各々位置①~④の位置に存在することを示す。

また、マーカフラグが 1 0 0 0 b ~ 1 0 1 1 b の場合には、E O I が、各々位置①~④の位置に存在することを示す。

【 0 0 4 2 】

このようなマーカフラグおよびデータを生成するマーカ除去器 1 0 0 の具体的な構成について、図 8 を参照して説明する。

図 8 は、マーカ除去器 1 0 0 の構成を示すブロック図である。

マーカ除去器 1 0 0 は、データ読み込み部 1 0 2、マーカ比較・検出部 1 0 4、マーカフラグ生成部 1 0 6、マーカ削除部 1 0 8 およびマージ部 1 1 0 を有する。

【 0 0 4 3 】

データ読み込み部 1 0 2 は、入力される 3 2 ビット固定長の J P E G 圧縮符号化データを順次読み込み、マーカ比較・検出部 1 0 4 およびマーカ削除部 1 0 8 に出力する。

マーカ比較・検出部 1 0 4 は、データ読み込み部 1 0 2 により読み込まれたデータをバイト単位に順次検索し、リスタートマーカ、E O I およびデータ F F h の後の付加データ 0 0 h を検出し、その検出データの種類および検出位置の情報をマーカフラグ生成部 1 0 6 およびマーカ削除部 1 0 8 に出力する。

【 0 0 4 4 】

マーカフラグ生成部 1 0 6 は、マーカ比較・検出部 1 0 4 より入力される情報に基づいて、マーカフラグを生成してマージ部 1 1 0 に出力する。

マーカフラグ生成部 1 0 6 は、マーカ比較・検出部 1 0 4 より入力される情報に基づいて、マーカ削除部 1 0 8 において、マーカおよびデータ 0 0 h 以外の通常の符号化データが、順次 3 2 ビットのデータにパックされていくその位置を管理しておく。

そして、リスタートマーカあるいは E O I が検出された旨の情報がマーカ比較・検出部 1 0 4 より入力されたら、その管理していた情報に基づいて新たに

パックされ直されている 3 2 ビットのデータ中における、そのマーカの位置を検出し、図 6 および図 7 を参照して説明したようなその位置を示す 2 ビットのデータを生成する。

そして、そのマーカの種類の示す 2 ビットのデータを生成し、これをマージして 4 ビットのマーカフラグを生成して、マージ部 1 1 0 に出力する。

【 0 0 4 5 】

マーカ削除部 1 0 8 は、マーカ比較・検出部 1 0 4 より入力される情報に基づいて、データ読込み部 1 0 2 より入力されるデータよりマーカおよびデータ 0 0 h を削除し、残った純粋なハフマン符号化データのみを順次 3 2 ビット固定長のデータにパックして、マージ部 1 1 0 に出力する。

【 0 0 4 6 】

マージ部 1 1 0 は、マーカ削除部 1 0 8 より入力される 3 2 ビット固定長のデータに、マーカフラグ生成部 1 0 6 より入力される 4 ビットのマーカフラグをマージして 3 6 ビットのデータを生成し、バッファ RAM 2 0 0 に出力する。

以上が、マーカ除去器 1 0 0 の構成の説明である。

【 0 0 4 7 】

バッファ RAM 2 0 0 は、マーカ除去器 1 0 0 より入力される 3 6 ビットのデータを一時的に蓄積し、要求に応じて順次ハフマン復号化器 3 5 0 に出力する。

【 0 0 4 8 】

ハフマン復号化器 3 5 0 は、バッファ RAM 2 0 0 に記憶されている圧縮符号化データを順次読み出し、復号化処理を行い、逆量子化器 4 0 0 に出力する。この時特にハフマン復号化器 3 5 0 は、データに含まれているマーカフラグに基づいて、1 MCU 前の DC 成分値をクリアする処理を行なう。

【 0 0 4 9 】

本発明に係わるこのハフマン復号化器 3 5 0 の構成について、図 9 を参照して詳細に説明する。

図 9 は、ハフマン復号化器 3 5 0 の構成を示すブロック図である。

ハフマン復号化器 3 5 0 は、データロード部 3 5 2、R S T m フラグ検出部 3 5 4、前データ記憶部 3 5 8、マージ部 3 6 0、左シフト部 3 6 2、ハフマン符号検出部 3 6 4、カテゴリ検出部（S S S S 検出部）3 6 6、フィルビット長算出部 3 6 8、加算器 3 7 0、D C T 係数・D C 差分値算出部 3 7 2、前 D C 成分値記憶部 3 7 4 および加算器 3 7 6 を有する。

【 0 0 5 0 】

データロード部 3 5 2 は、バッファ R A M 2 0 0 より 3 6 ビットずつのデータを順次読み込み、上位 4 ビットのマーカーフラグは R S T m フラグ検出部 3 5 4 に、下位 3 2 ビットの符号化データは前データ記憶部 3 5 8 およびマージ部 3 6 0 に出力する。データロード部 3 0 2 は、加算器 3 7 0 より入力されるデータシフト値がローディングするデータの符号化データ部分のビット幅以上となった場合、すなわち、3 2 以上となった場合に、バッファ R A M 2 0 0 より次のデータを読み込む。

【 0 0 5 1 】

R S T m フラグ検出部 3 5 4 は、データロード部 3 5 2 より入力されるマーカーフラグよりリスタートマーカーが存在している旨の情報を検出し、その検出結果および存在位置の情報をフィルビット長算出部 3 6 8 に出力する。

【 0 0 5 2 】

前データ記憶部 3 5 8、マージ部 3 6 0、左シフト部 3 6 2、ハフマン符号検出部 3 6 4、S S S S 検出部 3 6 6 および D C T 係数・D C 差分値算出部 3 7 2 および加算器 3 7 6 の構成および動作は、前述した第 1 の実施の形態の前データ記憶部 3 0 6、マージ部 3 0 8、左シフト部 3 1 0、ハフマン符号検出部 3 1 8、S S S S 検出部 3 2 0、D C T 係数・D C 差分値算出部 3 2 4 および加算器 3 2 8 の構成および動作と同じなので、説明は省略する。

【 0 0 5 3 】

フィルビット長算出部 3 6 8 は、R S T m フラグ検出部 3 5 4 より入力されるリスタートマーカーの存在位置および加算器 3 7 0 で算出されたデータシフト値に基づいて、フィルビット長を算出し、加算器 3 7 0 に出力する。フィルビット長算出部 3 6 8 は、外部から別途入力される 1 M C U の終了を示す信号に基づい

て、その 1MCU の末尾のデータを処理した時に、RST_mフラグ検出部 354 より入力されるリスタートマーカの存在位置から、加算器 370 から出力されるデータシフト値を減じることにより、フィルビット長を求める。

【0054】

またフィルビット長算出部 368 は、この状態を検出した時に、すなわち 1MCU の末尾のデータを処理した時に、前 DC 成分値記憶部 374 に対してクリア信号を出力し、DC 成分をクリアする。

【0055】

加算器 370 は、ハフマン符号検出部 364 および SSSS 検出部 366 より入力される各々処理されたデータのビット長のデータ、および、リスタートマーカが存在した場合にフィルビット長算出部 368 より入力されるフィルビット長のデータを加算し、次の処理対象のデータをアクセスするためのデータシフト値を算出し、データロード部 352、左シフト部 362 およびフィルビット長算出部 368 に出力する。

【0056】

前 DC 成分値記憶部 374 は、直前の MCU の DC 成分の値を記憶し、加算器 376 に出力する。そして、フィルビット長算出部 368 からのクリア信号に基づいて、適宜 DC 成分の値はクリアされる。

以上が、ハフマン復号化器 350 の構成である。

【0057】

逆量子化器 400 は、ハフマン復号化器 350 より入力される符号化データを逆量子化し、DCT 係数の列を生成して逆 DCT 器 500 に出力する。

【0058】

逆 DCT 器 500 は、逆量子化器 400 より入力される DCT 係数に対して逆 DCT を行い、画素データを生成して、復号化結果の画像データとして出力する。

【0059】

次に、このような構成の JPEG 復号化装置 12 の動作について、図 10 を参照して説明する。

たとえば記憶媒体などから読み出された J P E G 方式により圧縮符号化されたデータが J P E G 復号化装置 1 2 に入力されると、まず、マーカー除去器 1 0 0 に読み込まれ、マーカー除去器 1 0 0 のマーカー比較・検出部 1 0 4 においてリスタートマーカー、E O I およびデータ F F h に付加されるデータ 0 0 h が検出される。そして、この検出結果に基づいて、マーカー削除部 1 0 8 において、データストリームからこれらマーカーおよびデータ 0 0 h が全て削除され、純粹はハフマン符号化データのみが順次 3 2 ビットの固定長データとして再構成される。

また、マーカーフラグ生成部 1 0 6 において、マーカーについて、その種類および存在位置を示す 4 ビットのマーカーフラグが生成される。

これら 4 ビットのマーカーフラグおよび 3 2 ビットのデータがマージ部 1 1 0 でマージされ、3 6 ビットのデータとしてバッファ R A M 2 0 0 に一時的に記憶される。

【 0 0 6 0 】

バッファ R A M 2 0 0 に記憶されたデータは、ハフマン復号化器 3 5 0 のデータロード部 3 5 2 により読み出され、マーカーフラグは R S T m フラグ検出部 3 5 4 に、データは前データ記憶部 3 5 8 およびマージ部 3 6 0 に出力される。

マージ部 3 6 0 に出力されたデータは、前回読み込まれた前データ記憶部 3 5 8 に記憶されているデータとマージ部 3 6 0 においてマージされる。

たとえば、図 1 0 (A) に示すようなクロックに従ってハフマン復号化器 3 5 0 が動作している場合、サイクル 2 において図 1 0 (B) に示すように 5 4 6 0 7 F D A 5 h という 3 6 ビットのデータが読み込まれたとすると、最上位の 4 ビット、すなわちデータ 5 h は R S T m フラグ検出部 3 5 4 に入力され、残りの 3 2 ビットのデータは、前データ記憶部 3 5 8 に記憶されていた 4 5 1 F 8 1 E C h というデータとマージされて、図 1 0 (C) に示すように、4 5 1 F 8 1 E C 4 6 0 7 F D A 5 h という 6 4 ビットのデータとされる。

【 0 0 6 1 】

この時、図 1 0 (E) に示すように既にデータシフト値が 1 2 となっていたとすると、左シフト部 3 6 2 は、この 6 4 ビットのデータを 1 2 ビット M S B 側に

シフトさせ、図 1 0 (F) に示すような、そのシフト結果のデータの上位 1 6 ビットのデータを抽出し、ハフマン符号検出部 3 6 4 および S S S S 検出部 3 6 6 に出力する。

そして、ハフマン符号検出部 3 6 4 においてハフマン符号が検出され、これに基づいて S S S S 検出部 3 6 6 においてカテゴリ S S S S が検出されて S S S S ビットのデータが読み出され、これら読み出されたデータに基づいて D C T 係数・D C 差分値算出部 3 7 2 で D C T 係数および D C 差分値が算出され、加算器 3 7 6 で D C 差分値が前 D C 成分値記憶部 3 7 4 に記憶されている前の M C U の D C 差分値に加えられて D C 成分が算出され、図 1 0 (K) に示すようなデータが、順次、逆量子化器 4 0 0 に出力される。

【 0 0 6 2 】

この時、ハフマン符号検出部 3 6 4 において検出されたハフマン符号の符号長が、図 1 0 (G) に示すように 8 ビット、カテゴリ S S S S が図 1 0 (H) に示すように 7 だとすると、1 つの符号の符号長は図 1 0 (I) に示すように 1 5 ビットとなる。これらの各処理データのビット長が、加算器 3 7 0 においてこれまでのシフト値 1 2 に加えられて、新たなデータシフト値 2 7 という値が得られる。

これに基づいて、次のサイクル 3 においては、マージ部 3 6 0 でマージされたデータを左シフト部 3 6 2 において 2 7 ビットシフトしたデータの上位 1 6 ビットのデータ 6 2 3 0 h に対して、同様の処理が行なわれる。

【 0 0 6 3 】

そして、サイクル 4 で 3 1 ビットシフトさせたデータに対して、ハフマン符号 2 ビット、付加データ 1 ビットの 3 ビットのデータを処理することにより、次のシフト量は 3 4 ビットとなり、バッファ R A M 2 0 0 から読み込む実際の符号化データのデータ長 3 2 ビットを越える。そこでデータロード部 3 5 2 は、これまで読み込んでいたデータを前データ記憶部 3 5 8 に記憶し、次のデータを読み込む。その結果、サイクル 5 よりデータ部分が E F 6 8 B 2 0 E h というデータが読み込まれ、マージ部 3 6 0 においてマージされることにより、4 6 0 7 F D A 5 E F 6 8 B 2 0 E h という 6 4 ビットのデータが生成される。

またこの時に、データシフト値も 3 2 減じられ、 $2 (= 3 4 - 3 2)$ とされる

。

新たなデータが読み込まれて構成された処理対象のデータに対しても、サイクル 5 ～サイクル 7 において、順次前述したような処理が行なわれ、ハフマン復号化処理が行なわれる。

【 0 0 6 4 】

ところで、この新たにマージされたデータに付加されており、先に R S T m フラグ検出部 3 5 4 に入力されたマーカーフラグは 5 であった。これは、図 6 および図 7 を参照して説明したように、リスタートマーカーが、MSB 側から 1 6 ビット目に存在することを示すフラグである。したがって、R S T m フラグ検出部 3 5 4 は、その対応するデータがマージされて上位 3 2 ビット部分に配置されると同時に、図 1 0 (D) に示すようにこれを検出する。

【 0 0 6 5 】

そして、サイクル 7 において 1 M C U の最終データであることを示す信号がフィルビット長算出部 3 1 4 に入力されたら、フィルビット長算出部 3 6 8 は、リスタートマーカーの位置 (1 6) から、その時のデータシフト値 (1 3) ($=$ データシフト値 (1 0) + 符号長 (3)) を減じて、図 1 0 (J) に示すように、フィルビットのビット長 3 を算出し、加算器 3 7 0 に出力すると同時に、前 D C 成分値記憶部 3 7 4 に対してはクリア信号を出力する。

【 0 0 6 6 】

加算器 3 7 0 においては、元のデータシフト値 (1 0) に、ハフマン符号検出部 3 6 4 からのハフマン符号長 (2)、S S S S 検出部 3 6 6 からの付加データビット長 (1) およびフィルビット長算出部 3 6 8 からのフィルビット長 (3) が加算されることにより、データシフト長 1 6 を算出する。

これにより、左シフト部 3 6 2 において新たな処理対象のデータが抽出され、これまでと同様に次のデータの復号化処理が行なわれる。

【 0 0 6 7 】

このように、第 2 の実施の形態の J P E G 復号化装置 1 2 においても、第 1 の実施の形態の J P E G 復号化装置 1 1 と同様に、リスタートマーカーの検出および

除去を適切に行なうことができる。

そして特に、図 9 より明らかなように、ハフマン復号化器 3 5 0 の回路構成を非常に簡単にし、また、処理も簡単にすることができる。

したがって、特にこのような J P E G 復号化装置 1 2 あるいはハフマン復号化器 3 5 0 を、L S I 上などに構成する時には非常に有効である。

また、図 1 0 より明らかなように、ハフマン復号化器 3 5 0 からは順次データが連続的に出力される。すなわち、マーカーなどの処理を行なうために、出力にウェイティングが入ることがない。したがって、より高速に復号化処理を行なうことができる。

【 0 0 6 8 】

なお、本発明は本実施の形態に限られるものではなく、任意好適な種々の改変が可能である。

たとえば、前述した実施の形態では、J P E G データストリーム中に含まれるリスタートマーカーに対する処理を示した。しかし、本発明は、データストリーム、マーカーの種類などになんら制限されるものではない。データストリーム中に、リスタートマーカーのような制御コードを有する任意の符号化データストリームに対して適用可能である。

【 0 0 6 9 】

また、本発明は、静止画像を処理するカメラシステム、画像再生装置、画像記録再生装置など、任意の装置に適用可能である。

その他、マーカー除去器およびハフマン復号化器の詳細な構成、J P E G 復号化装置の詳細な構成などは、任意に変更してよい。

【 0 0 7 0 】

【発明の効果】

このように、本発明によれば、マーカーコードの検出および削除を簡単な回路で高速に行なうことにより、回路構成が簡単で処理速度の高速なデータ復号化装置を提供することができる。

また、マーカーコードの検出および削除を簡単な回路で高速に行なうことにより、回路構成が簡単で処理速度の高速なデータ復号化方法を提供することができる。

る。

【図面の簡単な説明】

【図 1】

図 1 は、本発明の第 1 の実施の形態の J P E G 復号化装置の構成を示すブロック図である。

【図 2】

図 2 は、図 1 に示した J P E G 復号化装置のハフマン復号化器の構成を示すブロック図である。

【図 3】

図 3 は、フィルビットおよびフィルビット長の計算処理を説明するための図である。

【図 4】

図 4 は、図 2 に示したハフマン復号化器の動作を説明するためのタイムチャートである。

【図 5】

図 5 は、本発明の第 2 の実施の形態の J P E G 復号化装置の構成を示すブロック図である。

【図 6】

図 6 は、図 5 に示したリスタートマーカ除去器において生成されるデータの構成を説明するための図である。

【図 7】

図 7 は、リスタートマーカフラグの説明をする図である。

【図 8】

図 8 は、図 5 に示した J P E G 復号化装置のリスタートマーカ除去器の構成を示すブロック図である。

【図 9】

図 9 は、図 5 に示した J P E G 復号化装置のハフマン復号化器の構成を示すブロック図である。

【図 1 0】

図 1 0 は、図 9 に示したハフマン復号化器の動作を説明するためのタイムチャートである。

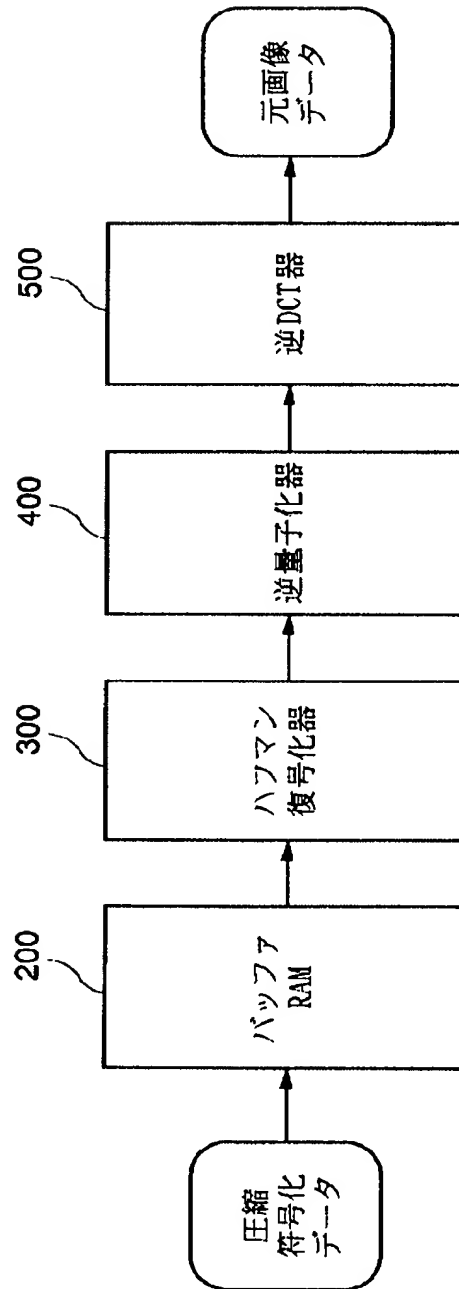
【符号の説明】

1 1, 1 2 … J P E G 復号化装置、1 0 0 … マーカ除去器、1 0 2 … データ読み部、1 0 4 … マーカ比較・検出部、1 0 6 … マーカフラグ生成部、1 0 8 … マーカ削除部、1 1 0 … マージ部、2 0 0 … バッファ R A M、3 0 0 … ハフマン復号化器、3 0 2 … データロード部、3 0 4 … データ記憶部、3 0 6 … 前データ記憶部、3 0 8 … マージ部、3 1 0 … 左シフト部、3 1 2 … マーカ検出部、3 1 4 … フィルビット長算出部、3 1 6 … 比較部、3 1 8 … ハフマン符号検出部、3 2 0 … S S S S 検出部、3 2 2 … 加算器、3 2 4 … D C T 係数・D C 差分値算出部、3 2 6 … 前 D C 成分値記憶部、3 2 8 … 加算器、3 3 0 … 出力／出力停止切換部、3 5 0 … ハフマン復号化器、3 5 2 … データロード部、3 5 4 … R S T m フラグ検出部、3 5 6 … データ記憶部、3 5 8 … 前データ記憶部、3 6 0 … マージ部、3 6 2 … 左シフト部、3 6 4 … ハフマン符号検出部、3 6 6 … S S S S 検出部、3 6 8 … フィルビット長算出部、3 7 0 … 加算器、3 7 2 … D C T 係数・D C 差分値算出部、3 7 4 … 前 D C 成分値記憶部、4 0 0 … 逆量子化器、5 0 0 … 逆 D C T 器

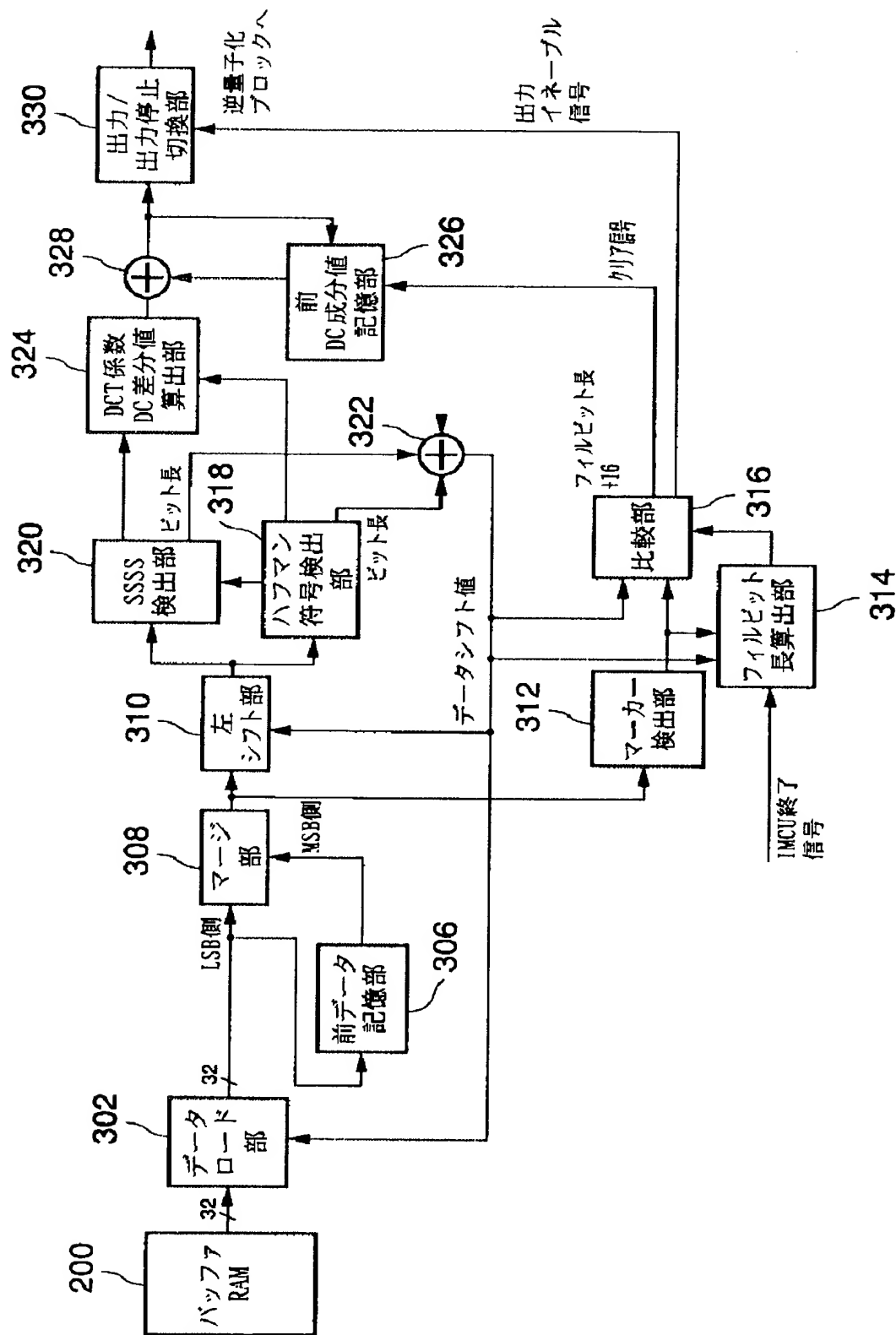
【書類名】

図面

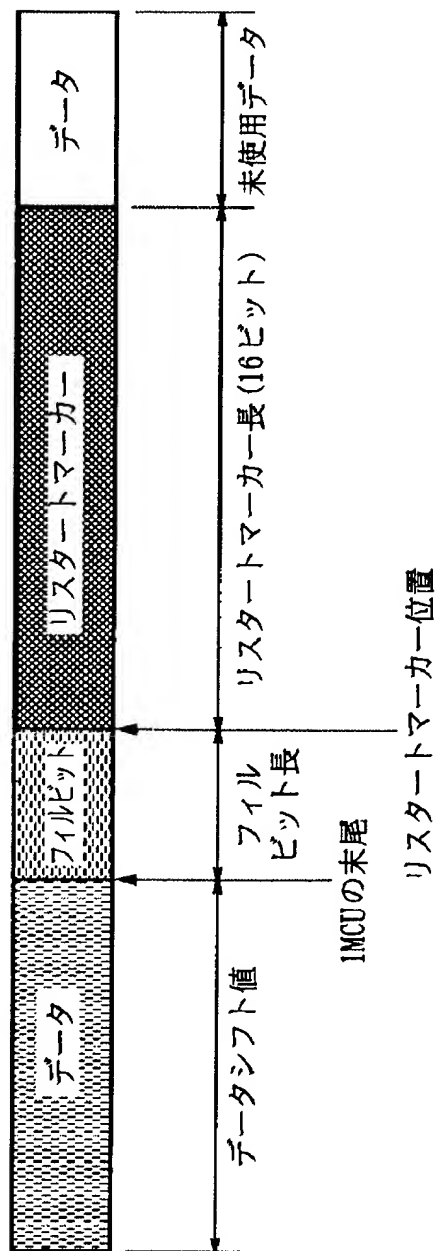
【図 1】



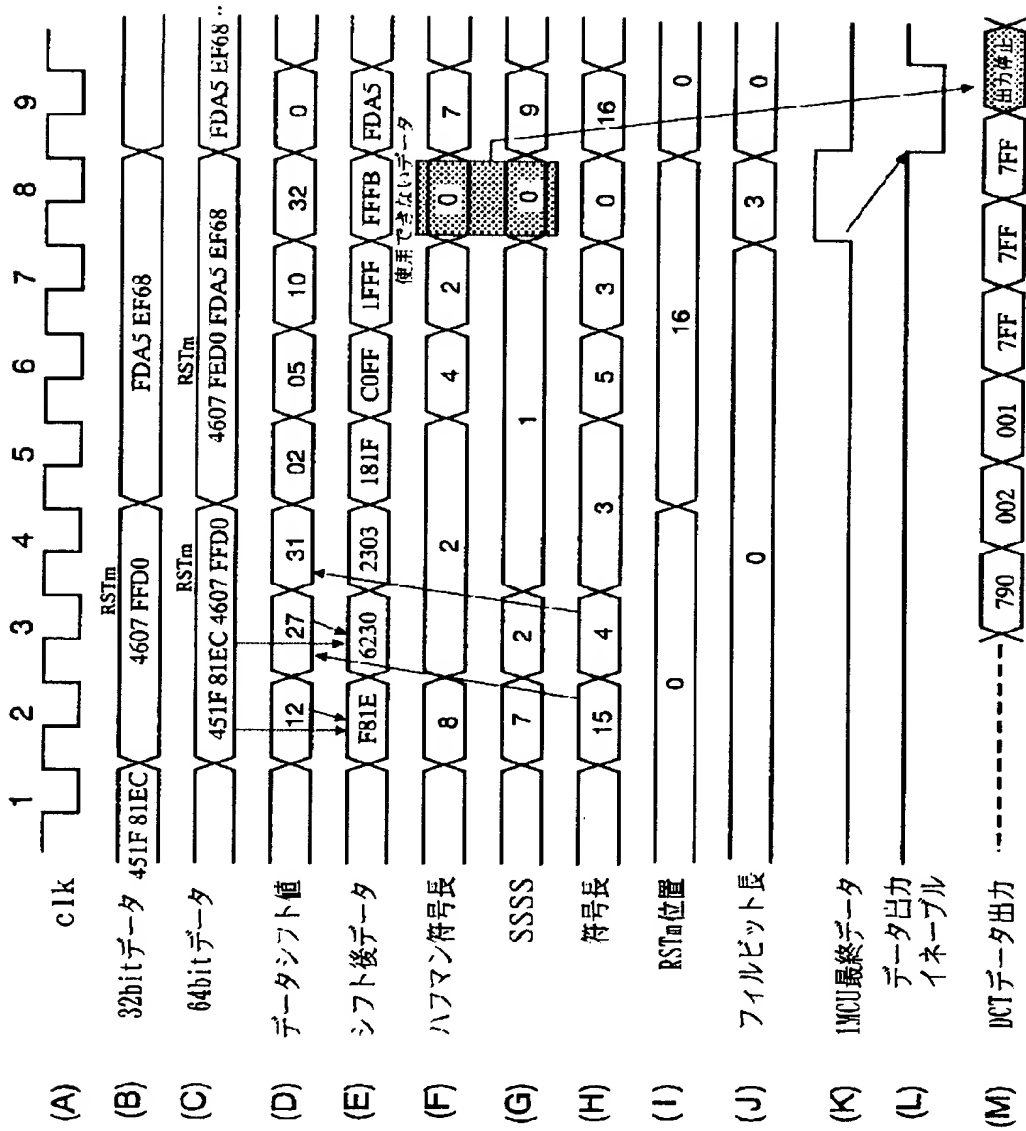
【図 2】



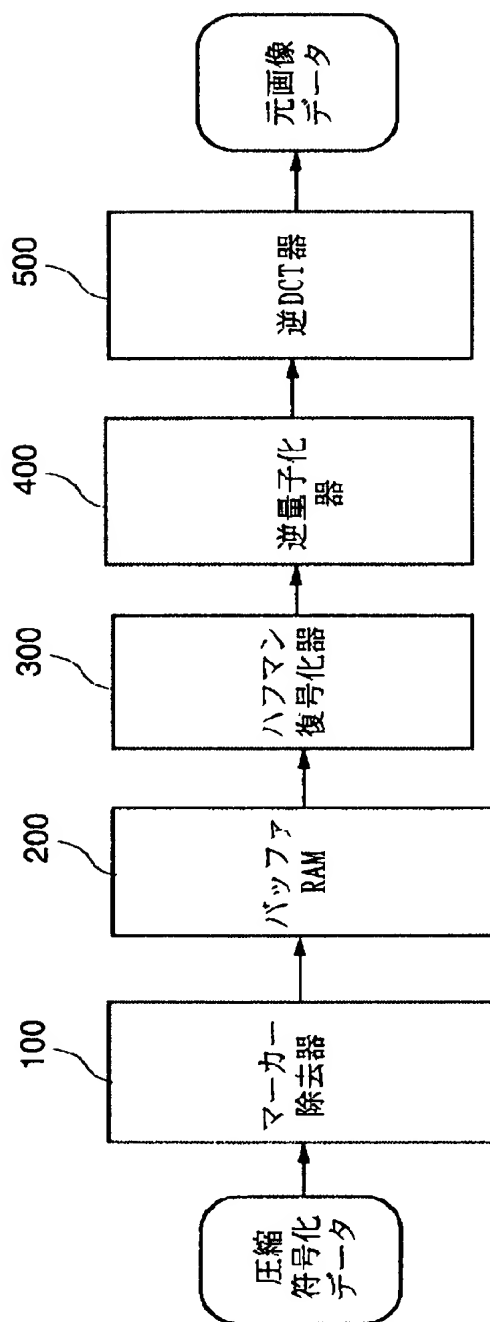
【図 3】



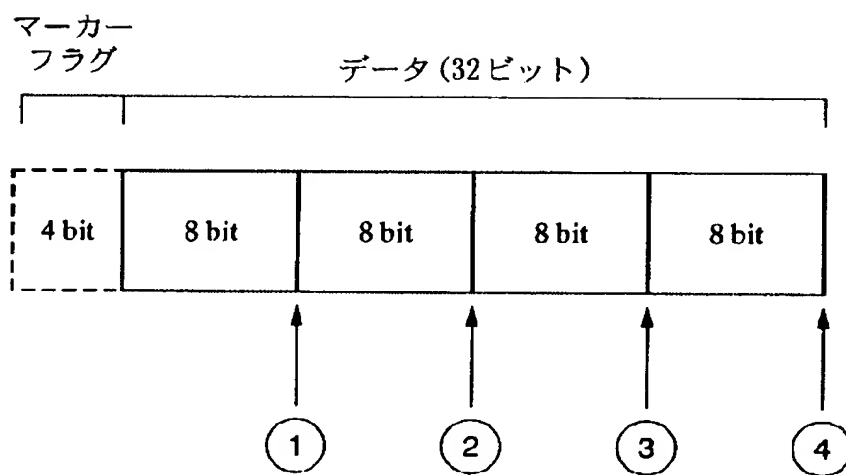
【図 4】



【図 5】



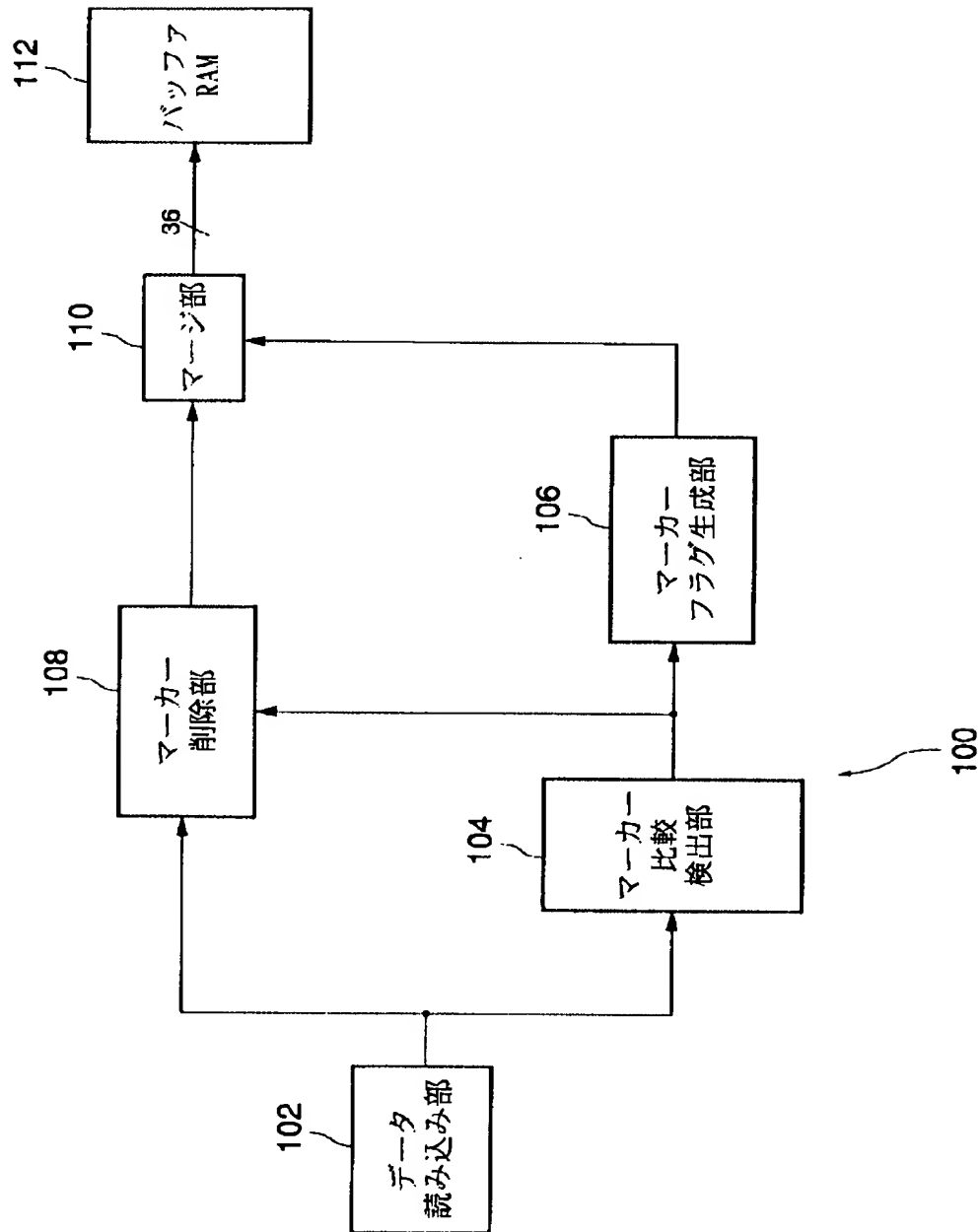
【図 6】



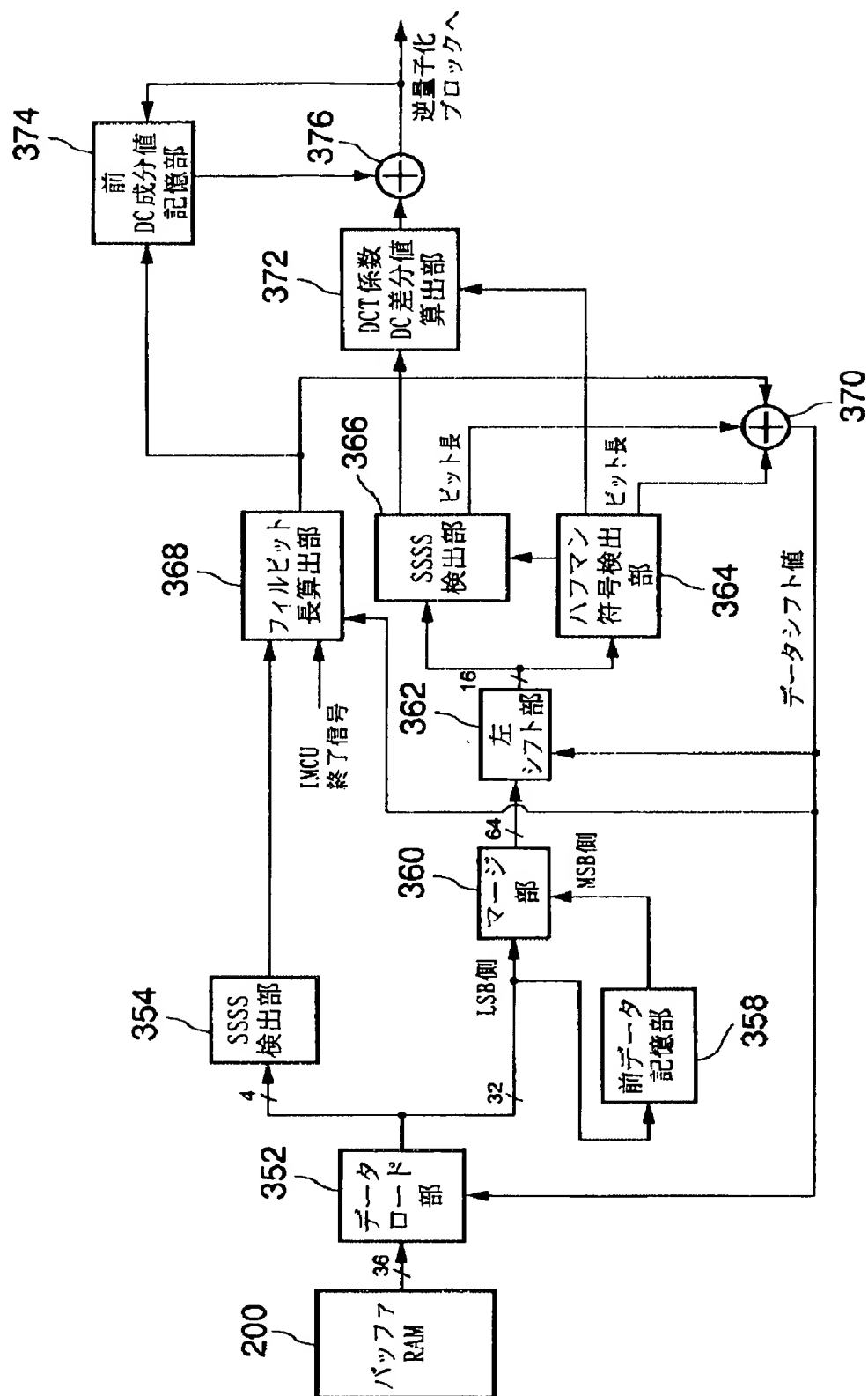
【図 7】

マーカーフラグ			意 味
E0I	RSTm	位置情報	
0	0	--	E0I, RSTm 共になし
0	1	00	位置 ① に RSTm が存在
0	1	01	位置 ② に RSTm が存在
0	1	10	位置 ③ に RSTm が存在
0	1	11	位置 ④ に RSTm が存在
1	0	00	位置 ⑤ に E0I が存在
1	0	01	位置 ⑥ に E0I が存在
1	0	10	位置 ⑦ に E0I が存在
1	0	11	位置 ⑧ に E0I が存在

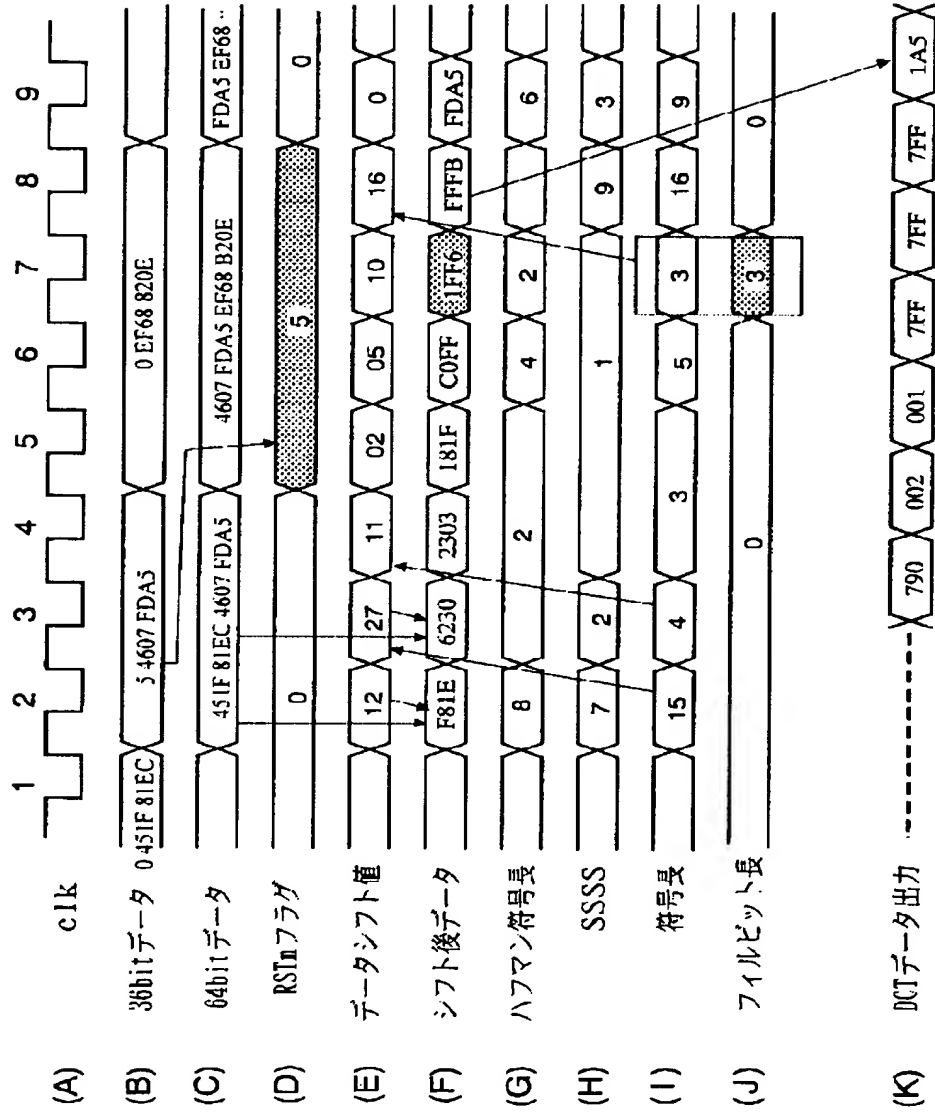
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 マーカーコードの検出および削除を簡単な回路で高速に行なうことにより、回路構成が簡単で処理速度の高速なデータ復号化装置を提供する。

【解決手段】 マーカー除去器 1 0 0 において、入力されるマーカーを含むデータストリームよりマーカーを削除し、データのための 3 2 ビット固定長のデータストリームを生成する。また、マーカーは、その種類および位置を示す 4 ビットのマーカーフラグを生成し、各データに付加する。この 3 6 ビットのデータをバッファ RAM 2 0 0 を介してハフマン復号化器 3 5 0 に入力し、マーカーフラグよりリスタートマーカーを検出し、これに基づいて DC 成分値を適宜リセットしながら復号化処理を行なう。復号化時に、データ列中のリスタートマーカーを削除する処理が不要となり、連続して復号化データを出力することができる。また回路構成も簡単になる。

【選択図】 図 5

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社